

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-226792

(43)Date of publication of application : 07.10.1991

(51)Int.Cl.

G09G 5/00

G09G 1/00

G09G 3/20

G09G 3/36

(21)Application number : 02-023509

(71)Applicant : NEC CORP

(22)Date of filing : 31.01.1990

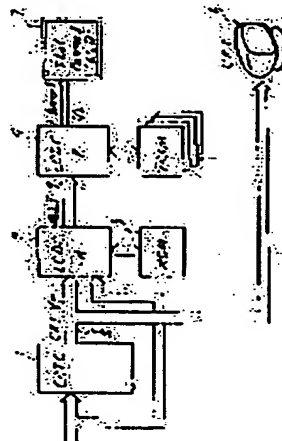
(72)Inventor : FURUYAMA TOSHINAO

(54) DISPLAY SYSTEM OF FLAT PANEL TYPE DISPLAY DEVICE

(57)Abstract:

PURPOSE: To eliminate the need to set a mode for a complicate flat panel display by writing a display mode in a display mode identification register by a basic input/output system and setting the mode for a flat panel automatically through hardware.

CONSTITUTION: A control circuit 2 has the display mode identification register and reads initialization data required to display the display mode out of a read-only memory 3 for correction through the hardware when the display mode is written by the basic input/output system(BIOS). Further, the control circuit 2 performs conversion with the read data and outputs display data and a display signal according to the display mode. Then the control circuit 4 synchronizes the display data and display signal which are corrected by the circuit 2 and outputs the data and a control signal to the flat panel type display device 7 at timing required for the LCD display. Consequently, the need for initialization for the complicate flat panel display is eliminated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-226792

⑬ Int.Cl.⁵

G 09 G 5/00
1/00
3/20
3/36

識別記号

A

R

庁内整理番号

8121-5C
8121-5C
8621-5C
8621-5C

⑭ 公開 平成3年(1991)10月7日

審査請求 未請求 請求項の数 1 (全2頁)

⑮ 発明の名称 フラットパネル型表示装置の表示方式

⑯ 特 願 平2-23509

⑰ 出 願 平2(1990)1月31日

⑱ 発 明 者 古 山 俊 尚 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

フラットパネル型表示装置の表示方式

2. 特許請求の範囲

陰極線管表示装置制御手段と、フラットパネル型表示装置を制御する手段とを有し、基本入出力システムにより表示モード識別レジスタに表示モードを書込むことによりハードウェアにより自動的にフラットパネル用のモード設定を行なうことを特徴とするフラットパネル型表示装置の表示方式。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、CRT制御部とフラットパネル型表示装置用の制御部とを有するシステムにおける表示方式に関する。

〔従来の技術〕

従来、フラットパネル表示用コントローラは、基本入出力システム(BIOS)プログラムによりフラットパネル表示のために特別なモード設定を必要とし、BIOSプログラムの作成が複雑である。

〔発明が解決しようとする課題〕

従来のフラットパネル型表示装置の表示方式はフラットパネルの表示制御のために、CRTの表示制御とは異なる特別なモード設定を必要とし、BIOSプログラムにCRTおよびフラットパネル用のモード設定ルーチンを設ける必要がある。

〔課題を解決するための手段〕

本発明の方式は、BIOSプログラムにより単に表示モード識別レジスタをアクセスしてもらうことにより、BIOSプログラムによる複雑なフラットパネル表示のためのモード設定を不要とする。フラットパネル表示用モード識別回路と、各々のモードを表示するためのパラメータを内蔵するROMとを有している。このフラットパネル表示用ROMはハードウェアにより自動的に読み

出されフラットパネル制御部をイニシャライズ
(モード設定)する。

〔実施例〕

次に本発明について図面を参照して詳細に説明
する。

第1図は本発明の一実施例のブロック図である。
図において、制御回路(CRTC)1は、陰極線
管表示装置(CRT)6を制御する回路(例えば
LSIにより構成)であり、CRT表示用データ
5を出力する。制御回路(LCDC A)2は、表
示モード識別レジスタ(図示せず)を有し、基本
入出力システム(BIOS)により表示モードが
書き込まれると、その表示モードを表示する
ために必要なイニシャライズデータを補正用
読出し専用メモリ(ROM)3よりハードウェア
により読み込む。さらに、制御回路2は読み
込まれたデータにより、その表示モードに
応じて、表示データおよび表示信号を変換
し出力する。さらに、制御回路(LCDC B)4
では、回路2により補正された表示データ
および表示信号を、LCD表示用タ

イミングにより同期化しLCD表示に必要な
タイミングでデータと制御信号をフラット
パネル型表示装置(LCD)7に出力する。

〔発明の効果〕

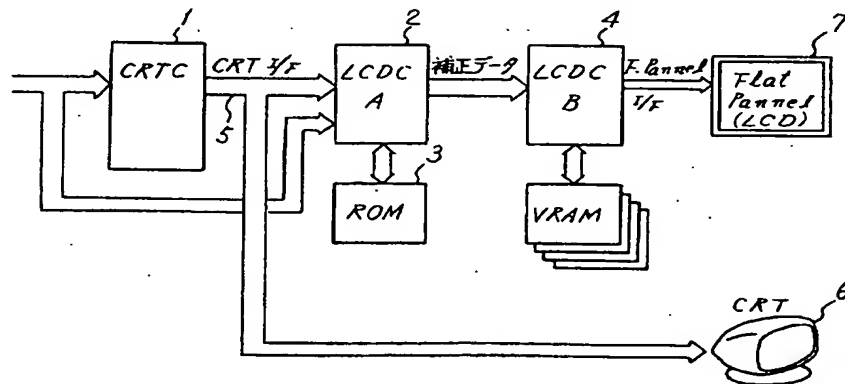
以上説明したように本発明は、BIOSプロ
グラムにより表示モード識別レジスタをア
クセスしてもらうことにより、ハードウェア
により、BIOSプログラムによる複雑なフラ
ットパネル表示のためのイニシャライズを
必要とせず、フラットパネルを正常に表
示することができるという効果を有する。

4. 図面の簡単な説明

第1図は本発明の一実施例のブロック図である。

1……CRT用制御回路、2……制御回路、
3……補正用読出し専用メモリ、4……制御回路。

代理人 弁理士 内 原 晋



第1図